

FIȘA DISCIPLINEI

1. Date despre program

Instituția de învățământ superior	Universitatea Maritimă din Constanța
Facultatea	Electromecanică Navală
Departamentul	Electronică și Telecomunicații
Domeniul de studii	Inginerie electronică, telecomunicații și tehnologii informaționale
Ciclul de studii	Licenta
Programul de studii/calificarea	Tehnologii si Sisteme de Telecomunicatii

2. Date despre disciplină

Denumirea disciplinei	Elemente de modelare VHDL				
Titularul activităților de curs	Conf. dr. ing. Mihaela HNATIUC				
Titularul activităților de seminar	Conf. dr. ing. Mihaela HNATIUC				
Anul de studiu	II	Semestrul	I	Tipul de evaluare	E
Regimul disciplinei	Categorია formativă a disciplinei DF - fundamentală, DD - în domeniu, DS - de specialitate, DC - complementară				DD
	Categorია de opționalitate a disciplinei: DO - obligatorie (impusă), DA - opțională (la alegere), DL - facultativă (liber aleasă)				DA

3. Timpul total estimat (ore alocate activităților didactice)

I a) Număr de ore pe săptămână	3	Curs	2	Seminar	-	Laborator	1	Proiect	-
I b) Totalul de ore pe semestru din planul de învățământ	42	Curs	28	Seminar	-	Laborator	14	Proiect	-

II Distribuția fondului de timp pe semestru:	ore
II a) Studiul după manual, suport de curs, bibliografie și notițe	26
II b) Documentare suplimentară în bibliotecă, pe platformele electronice de specialitate și pe teren	16
II c) Pregătire seminarii/laboratoare, teme, referate, portofolii și eseuri	32
II d) Tutoriat	4
III Examinări	2
IV Alte activități (precizați):	

Total ore studiu individual II (a+b+c+d)	78
Total ore pe semestru (Ib+II+III+IV)	122
Numărul de credite	5

4. Precondiții (acolo unde este cazul)

Curriculum	Circuite integrate digitale, Programare, Microcontrolere
Competențe	<p>C3.1 Descrierea funcționării unui sistem de calcul, a principiilor de bază ale arhitecturii microprocesoarelor și microcontrolerelor de uz general, a principiilor generale ale programării structurate</p> <p>C3.2 Utilizarea unor limbaje de programare de uz general și specifice aplicațiilor cu microprocesoare și microcontrolere; explicarea funcționării unor sisteme de control automat care folosesc aceste arhitecturi și interpretarea rezultatelor experimentale</p> <p>C3.3 Rezolvarea problemelor practice concrete care includ elemente de structuri de date și algoritmi, programare și utilizare de microprocesoare sau microcontrolere</p> <p>C3.4 Elaborarea de programe într-un limbaj de programare general și/sau specific, pornind de la specificarea cerințelor și până la execuție, depanare și interpretarea rezultatelor în corelație cu procesorul utilizat</p> <p>C3.5 Realizarea de proiecte care implică componente hardware (procesoare) și software (programare)</p>

5. Condiții (acolo unde este cazul)

Desfășurare a cursului	• Nu este cazul	
Desfășurare aplicații	Seminar	•
	Laborator	• Prezența obligatorie
	Proiect	•

6. Competențe specifice acumulate

Competențe profesionale	C3. Aplicarea cunoștințelor, conceptelor și metodelor de bază privitoare la arhitectura sistemelor de calcul, microprocesoare, microcontrolere, limbaje și tehnici de programare
Competențe transversale	

7. Obiectivele disciplinei (reieșind din grila competențelor specifice acumulate)

Obiectivul general al disciplinei	<p>Descrierea circuitelor cu logică programabilă și prezentarea arhitecturii FPGA.</p> <ul style="list-style-type: none"> - prezentarea limbajelor specifice proiectării și verificării circuitelor digitale pentru FPGA. - prezentarea criteriilor de selecție a FPGA pe baza specificațiilor de proiectare. - descrierea conceptelor și metodelor de proiectare, testare și implementare FPGA. - proiectarea și analiza componentelor combinaționale și secvențiale, prezentarea arhitecturilor de implementare și a mașinilor de stări finite asincrone/ sincrone. <p>Descrierea structurală sau comportamentală în VHDL.</p> <ul style="list-style-type: none"> - studierea metodelor de optimizare a ariei și/sau vitezei corespunzătoare unui circuit digital. - : - parcurgerea completă a etapelor specifice implementării circuitelor digitale pe FPGA (selecția chipului, editarea codului sursă, editarea codurilor de test și verificarea la nivel de bloc și sistem, sinteza, generarea fișierelor de constragere, implementarea, validarea implementării, generarea fișierelor de configurare, verificarea post-implementare). - prezentarea celor mai cunoscute unelte software aferente fiecărei etape (ModelSIM, Specman, Xilinx XST, Xilinx ISE, ChipScope). - proiectarea și implementarea unor circuite uzuale în sistemele digitale (convertoare S/P și P/S, interfete seriale și paralele, calculul CRC, etc).
	<ul style="list-style-type: none"> - parcurgerea completă a etapelor specifice implementării circuitelor digitale pe FPGA (selecția chipului, editarea codului sursă, editarea codurilor de test și verificarea la nivel de bloc și sistem, sinteza, generarea fișierelor de constragere, implementarea, validarea implementării, generarea fișierelor de configurare, verificarea post-implementare). -prezentarea celor mai cunoscute unelte software aferente fiecărei etape

8. Conținuturi

Curs	Nr. ore	Metode de predare	Observații
------	---------	-------------------	------------

Circuite cu logică programabilă 1.1. Circuite SPLD (PLA si PAL) 1.2. Circuite CPLD 1.3. Circuite FPGA	2	Predarea (definiții) principalelor noțiuni teoretice este efectuată folosind metoda Proiectare pe ecran LCD, acoperind astfel funcția de comunicare demonstrativă.	
Reprezentarea numerelor în precizie finită 2.1. Intreg fără semn 2.2. Intreg cu semn - semn și modul 2.3 Complement față de 1 și față de 2 2.4 Virgulă mobilă	2	Predarea (definiții) principalelor noțiuni teoretice este efectuată folosind metoda Proiectare pe ecran LCD, acoperind astfel funcția de comunicare demonstrativă.	
Limbajul VHDL 3.1. Concepte de bază 3.2. Sintaxa limbajului VHDL 3.3. Descriere comportamentală 3.4. Descriere structurală	6	Predarea (definiții) principalelor noțiuni teoretice este efectuată folosind metoda Proiectare pe ecran LCD, acoperind astfel funcția de comunicare demonstrativă.	
Instanțierea componentelor fizice și logice dedicate 4.1. Componente fizice 4.1.1. Blocuri memorie 4.1.2. Blocuri de aritmetică 4.2. Componente logice	6	Predarea (definiții) principalelor noțiuni teoretice este efectuată folosind metoda Proiectare pe ecran LCD, acoperind astfel funcția de comunicare demonstrativă.	
Verificarea codului VHDL 5.1. Verificare la nivel de modul 5.1.1. Verificare funcțională 5.1.2. Verificare temporală 5.2. Verificare la nivel de sistem	2	Predarea (definiții) principalelor noțiuni teoretice este efectuată folosind metoda Proiectare pe ecran LCD, acoperind astfel funcția de comunicare demonstrativă.	
Sinteza codului VHDL 6.1. Descrierea procesului de sinteză 6.2. Reguli de configurare a sintezei 6.3. Interpretarea rezultatelor și reguli de optimizare	4	Predarea (definiții) principalelor noțiuni teoretice este efectuată folosind metoda Proiectare pe ecran LCD, acoperind astfel funcția de comunicare demonstrativă.	
Implementarea codului VHDL 7.1. Biblioteci de componente hardware 7.2. Reguli de configurare a implementării 7.3. Validarea proiectării 7.4. Generarea fișierelor de configurare	4	Predarea (definiții) principalelor noțiuni teoretice este efectuată folosind metoda Proiectare pe ecran LCD, acoperind astfel funcția de comunicare demonstrativă.	
Metode de testare post-implementare 8.1. Simulare post- implementare 8.2. Verificare prin achiziție în timp real	2	Predarea (definiții) principalelor noțiuni teoretice este efectuată folosind metoda	

		Proiectare pe ecran LCD, acoperind astfel funcția de comunicare demonstrativă.	
Bibliografie			
Volnei Pedroni, „Circuit Design with VHDL”, MIT Press Taek Kwon, VHDL, Sintax referențe, FPGA prototyping by VHDL examples, Xilinx SpartanTM-3Version			
Bibliografie minimală			
Serbanescu Alexandru, Serban Gheorghe, Iana Vasile, Gabriel Oroian Teofil, Rincu Iulian „Prelucrarea digitală a semnalelor aplicații și implementări în FPGA”			

Aplicații (Laborator)	Nr. ore	Metode de predare	Observații
Limbajul VHDL – partea 1	2	Studentii simulează, implementează, testează și evaluează independent aceleași probleme prin utilizarea continuă a calculatorului, mediului software și a placilor FPGA. Materialele didactice sunt reprezentate, în principal, de îndrumarul de laborator în variantă tipărită și electronică (pe campusul virtual).	
Limbajul VHDL – partea 2	4		
Limbajul VHDL – partea 3	4		
Verificare cod VHDL (Modelsim)	2		
Testare	2		
Bibliografie			
- DEO-NANO, User Manual - Digital Engineering, Lab 1: 8-bit Latch using Quartus II and ModelSim			
Bibliografie minimală			
Cyclone IV, Design Handbook			

9. Coroborarea conținuturilor disciplinei cu așteptările reprezentanților comunității epistemice, asociațiilor profesionale și angajatori reprezentativi din domeniul aferent programului

- Dezvoltarea fără precedent a sistemelor de calcul a făcut ca FPGA-urile să fie utilizate în toate domeniile.
- Industria are o cerere importantă de ingineri calificați, cu specializări în sisteme împachetate și cu un fundament solid în domeniul telecomunicațiilor (TST). În contextul progresului tehnologic actual al echipamentelor de achiziții de date, domeniile de activitate se extind.
- Programul cursului răspunde concret acestor cerințe actuale de dezvoltare și evoluție, subscrise economiei europene a serviciilor (TST). În contextul progresului tehnologic actual al echipamentelor de achiziții de date, domeniile de activitate se extind.
- Se asigură astfel absolvenților ciclului de învățământ universitar de masterat competențe în concordanță cu necesitățile calificărilor internaționale oferite absolvenților.

10. Evaluare

Tip activitate	Criterii de evaluare	Metode de evaluare	Pondere din nota finală
Curs	- Cunoașterea noțiunilor teoretice fundamentale - Cunoașterea modului de aplicare a teoriei la probleme specifice - Analiza critică și comparativă a tehnicilor și modelelor teoretice	Examen programat în sesiune. Subiectele acoperă în totalitate programa analitică a disciplinei, realizând o sinteză între parcurgerea teoretică comparativă a cursului și explicitarea prin exerciții a modelelor de aplicație.	55%
Seminar			
Laborator	- Cunoașterea noțiunilor teoretice - Realizarea de scheme electronice - Realizarea de programe în asamblor	Colocviu final de laborator, cuprinzând o componentă teoretică și o componentă practică. Componenta teoretică constă în răspunsul dat de fiecare student la un set distinct	45%

		de întrebări; componenta practică constă în realizarea unor teme de casă.	
Proiect			
Standard minim de performanță			
<ul style="list-style-type: none">• Cunoașterea arhitecturilor circuitelor logice programabile• Realizarea de scheme electronice, citirea lor și programarea în VHDL			

Data completării	Semnătura titularului de curs	Semnătura titularului de seminar
01.10.2018	Conf. dr. ing. Mihaela HNATIUC	Conf. dr. ing. Mihaela HNATIUC

Data avizării în departament	Semnătura directorului de departament
	Prof. univ. dr. ing. Răzvan Tamaș

Data aprobării în Consiliul academic	Semnătura decanului
	Conf.dr.ing. Ion Omocea